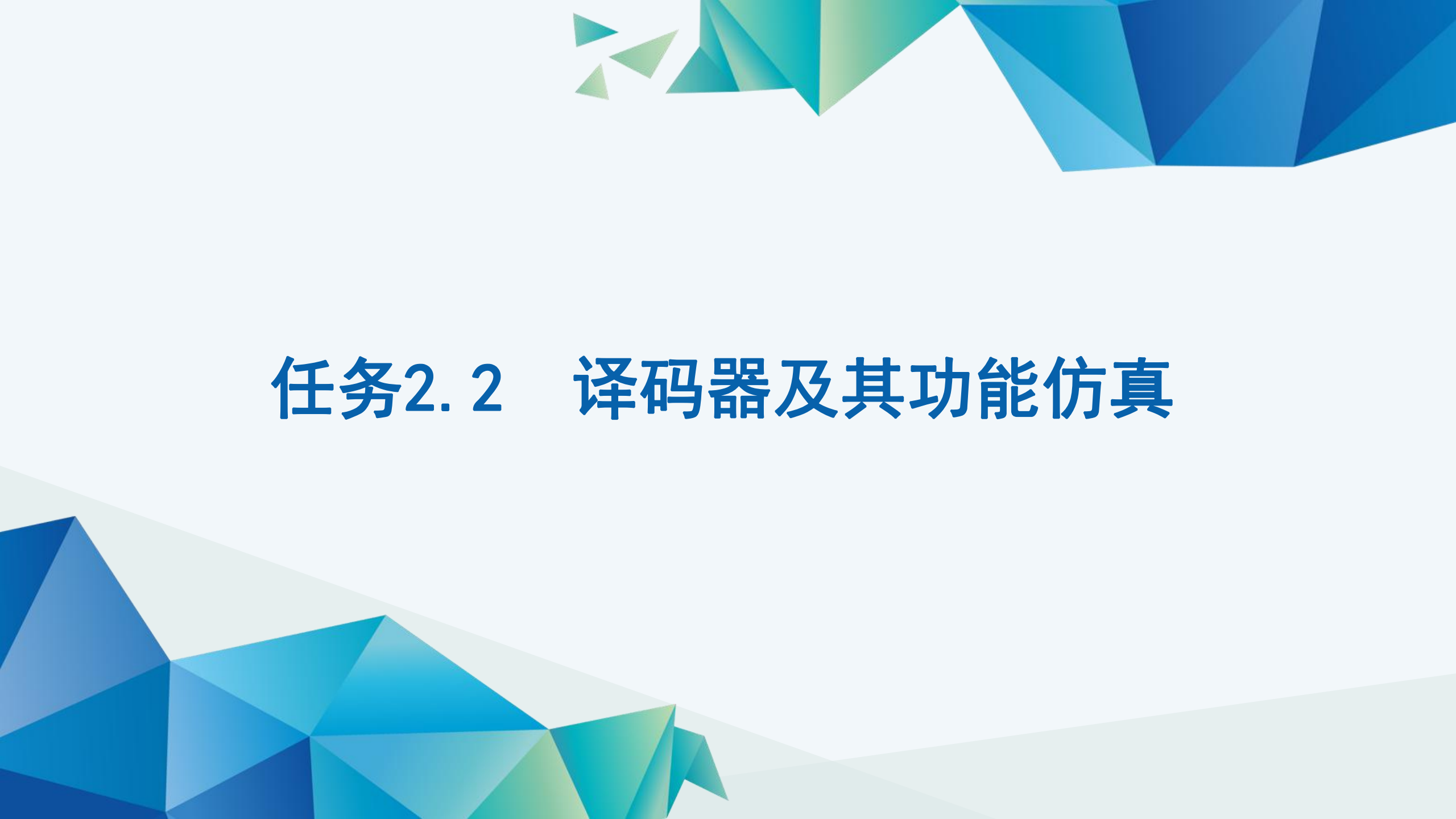




任务2.2 译码器及其功能仿真

2.2.1 二进制译码器

- 一、译码器的**概念**
- 二、译码器的**分类**
- 三、**二进制**译码器

一、译码器的概念

1. **译码**：译码是**编码**的**反过程**，就是将**二进制代码**所表示的信息**翻译**成**高、低**电平的过程。

2. **译码器**：能够实现**译码**功能的**逻辑电路**。

二、译码器的分类

1. 二进制译码器
2. 十进制译码器
3. 显示译码器

三、二进制译码器

01

二进制译码器特点

02

3线—8线译码器

1. 二进制译码器的特点

□ 二进制译码器

➤ 输入 n 位二进制数

➤ 输出 2^n 个信号，

且只有一个有效信号

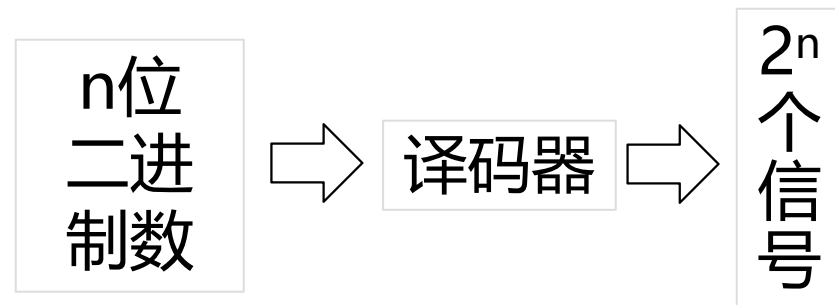


图1 译码器译码过程示意图

2. 3线—8线译码器

□ 3线-8线译码器

- 输入3位**二**进制代码
- 输出是8个**高、低**信号电平，但**只有一个**有效信号
- 输出信号的有效性需要设计时事先设定

□ 3线—8线译码器设计

3) 逻辑电路图

$$\begin{aligned}Y_0 &= \overline{\overline{E} \overline{C} \overline{B} \overline{A}} \\Y_1 &= \overline{\overline{E} \overline{C} \overline{B} A} \\Y_2 &= \overline{\overline{E} \overline{C} B \overline{A}} \\Y_3 &= \overline{\overline{E} \overline{C} B A} \\Y_4 &= \overline{\overline{E} C \overline{B} \overline{A}} \\Y_5 &= \overline{\overline{E} C \overline{B} A} \\Y_6 &= \overline{\overline{E} C B \overline{A}} \\Y_7 &= \overline{\overline{E} C B A}\end{aligned}$$

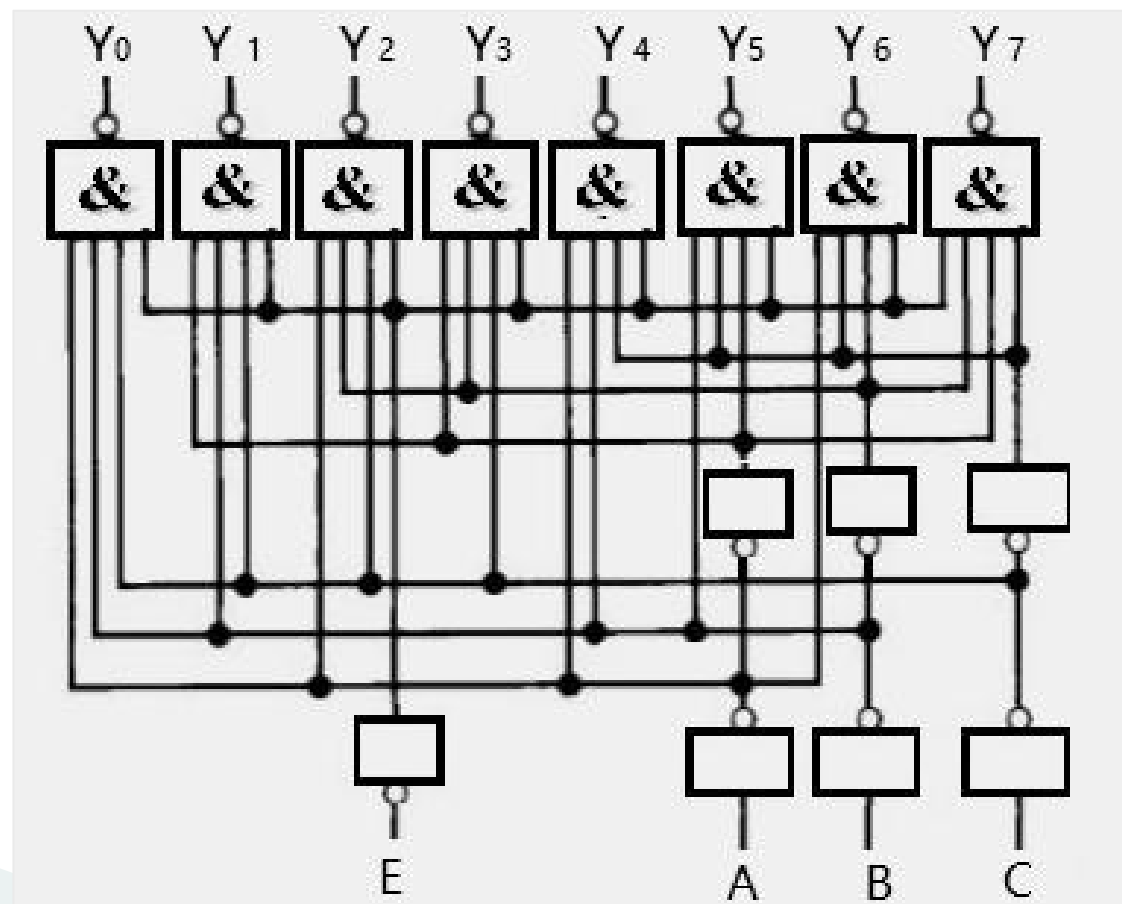


图2 3线—8线译码器逻辑电路图

二进制译码器74LS138

- ✓ 74LS138是典型的3线—8线译码器集成电路
- ✓ 3个有二进制输入端 (three binary select inputs)
- ✓ 3个独立的使能信号输入端 (EI: three Enable Inputs)

1. 74LS138引脚图

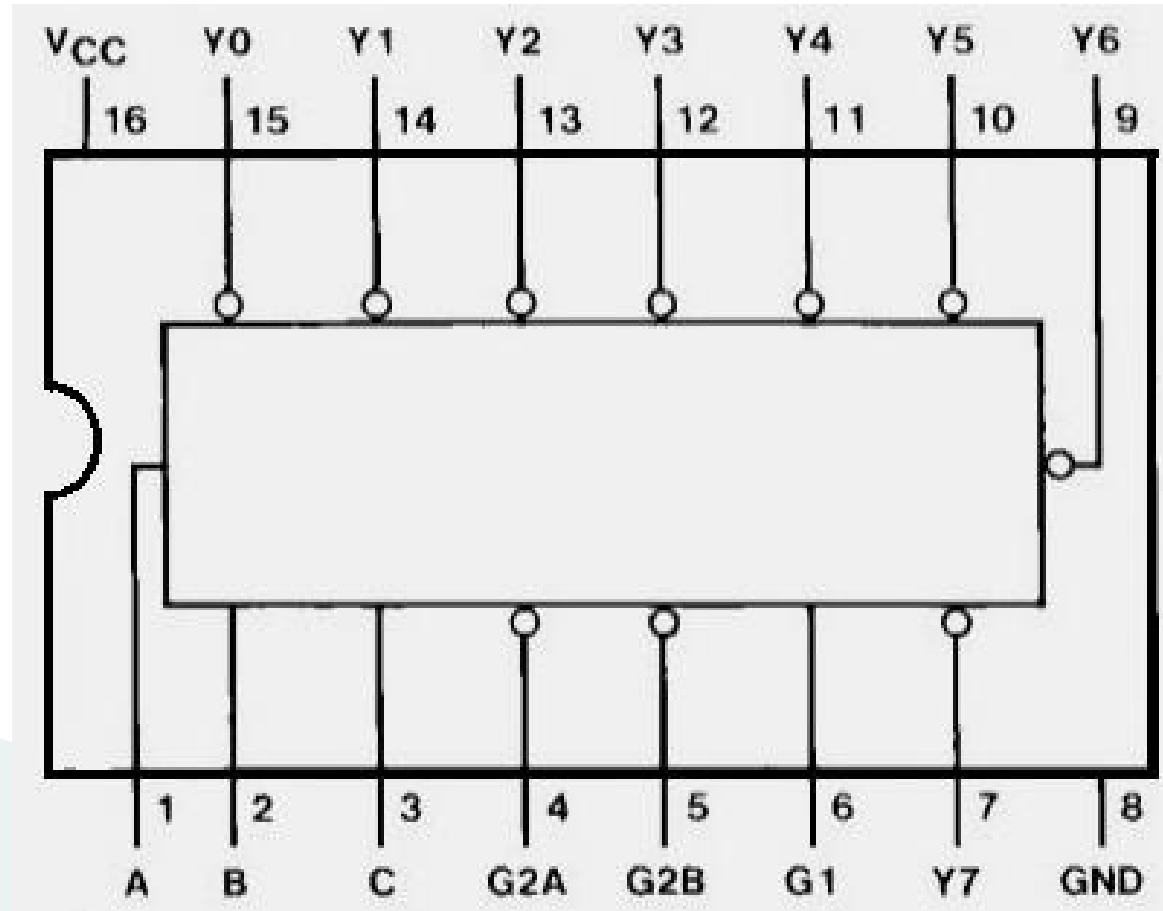


图1 74ls138引脚图

2. 74LS138逻辑符号图

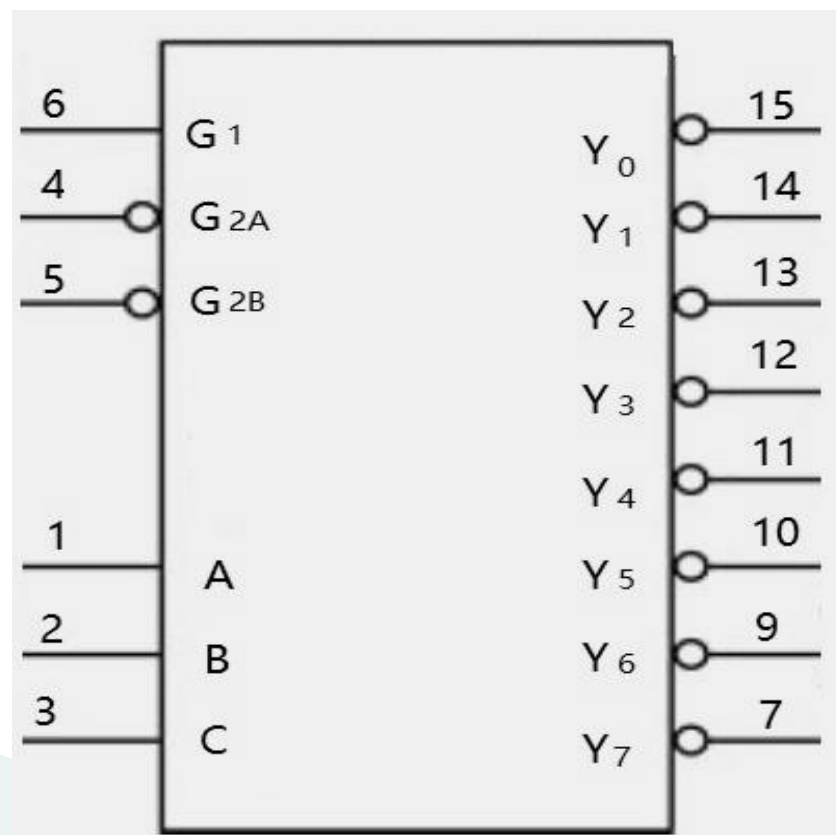
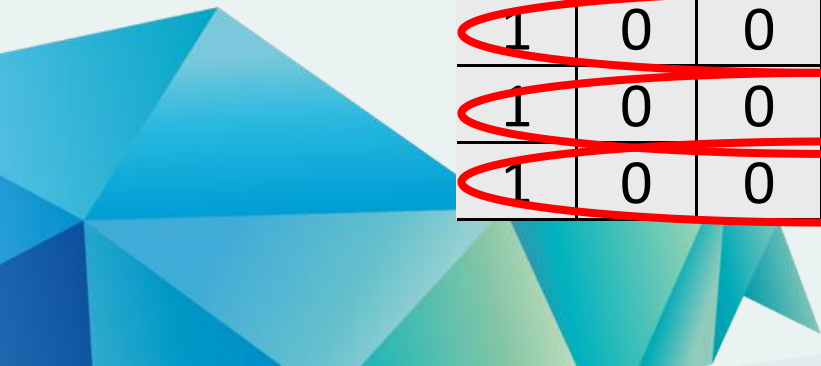


图2 74ls138逻辑符号图



1	0	0
1	0	0
1	0	0

$$Y_7 = \overline{G_1 G_2 G_3} OBA$$

[illegible]

4. 74LS138逻辑表达式

$$Y_0 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} C \overline{B} \overline{A}$$

(1)

$$Y_1 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} C \overline{B} A$$

(2)

$$Y_2 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} C B \overline{A}$$

(3)

$$Y_3 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} C B A$$

(4)

$$Y_4 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} \overline{C} \overline{B} \overline{A}$$

(5)

$$Y_5 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} \overline{C} \overline{B} A$$

(6)

$$Y_6 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} \overline{C} B \overline{A}$$

(7)

$$Y_7 = \overline{G_1} \overline{G_{2A}} \overline{G_{2B}} \overline{C} B A$$

(8)

5. 74ls138逻辑电路图

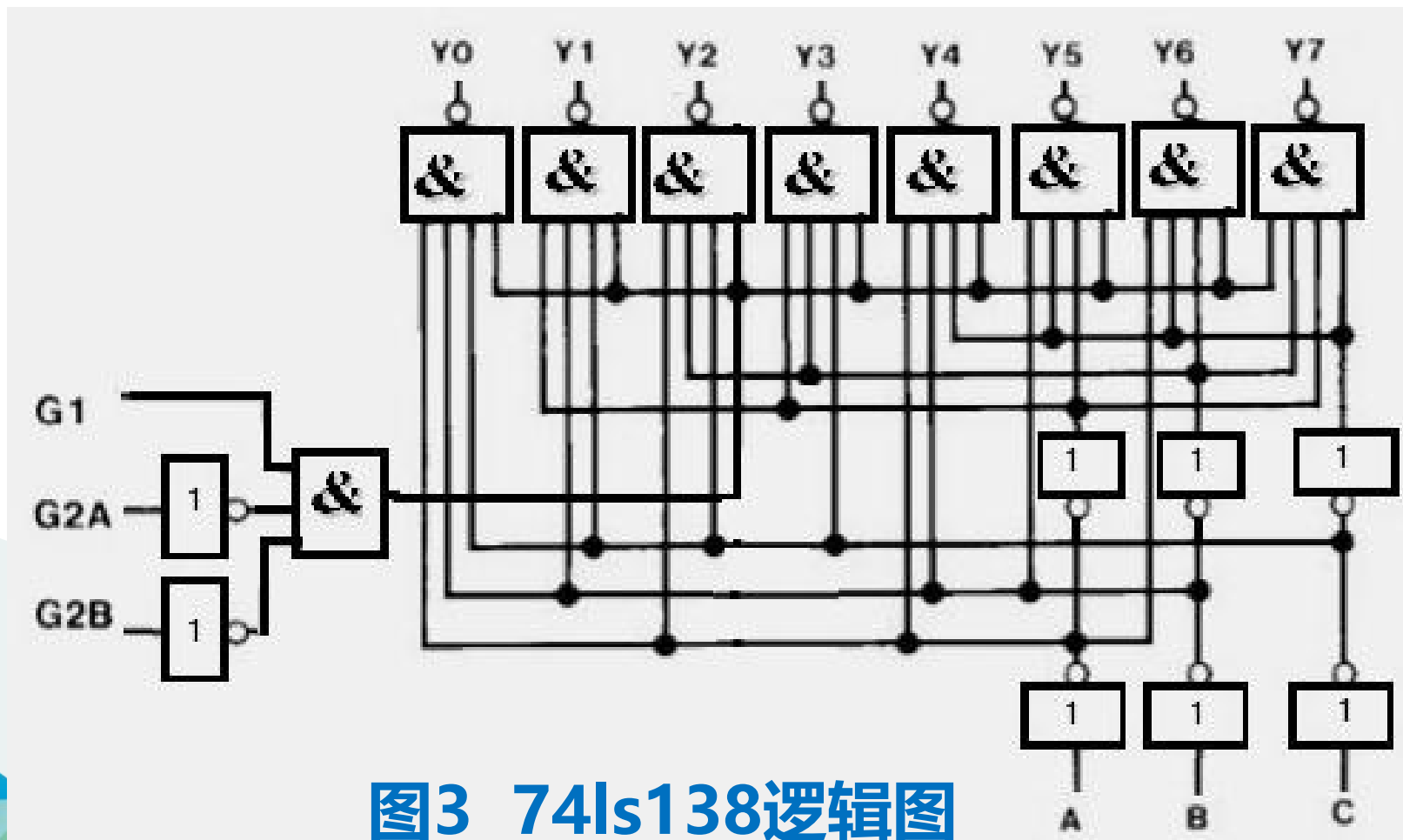


图3 74ls138逻辑图

6. 74LS138的应用

$$Y_0 = \overline{Y_0} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_0 \quad (1)$$

$$Y_1 = \overline{Y_1} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_1 \quad (2)$$

$$Y_2 = \overline{Y_2} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_2 \quad (3)$$

$$Y_3 = \overline{Y_3} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_3 \quad (4)$$

$$Y_4 = \overline{Y_4} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_4 \quad (5)$$

$$Y_5 = \overline{Y_5} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_5 \quad (6)$$

$$Y_6 = \overline{Y_6} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_6 \quad (7)$$

$$Y_7 = \overline{Y_7} \overline{B} \overline{A} \overline{C} \overline{B} \overline{A} n_7 \quad (8)$$

例题：试用74LS138译码器和与非门实现以下逻辑函数。

$$F = \Sigma m(0, 2, 3, 6)$$

分析：74LS138译码器每一个输出都是一个最小项的非，因此只要将函数的输入变量接译码器的地址输入端，并使用与非门实现逻辑函数的功能。

例题：试用74LS138译码器和与非门实现以下逻辑函数。

解:(1)将逻辑函数转换成最小项与非的形式 (2)画图实现其功能

$$F = \Sigma m(0, 2, 3, 6)$$

$$= m_0 + m_2 + m_3 + m_6$$

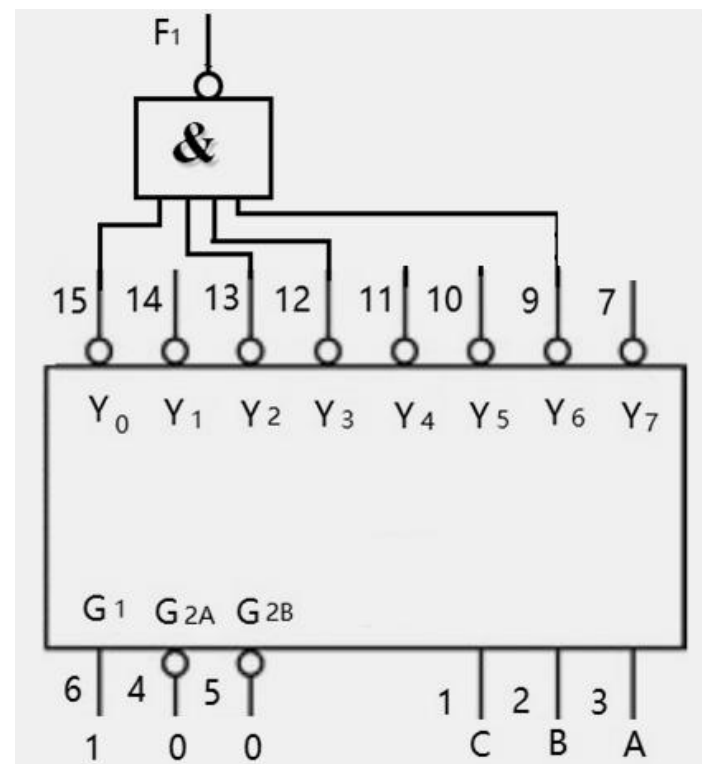
$$\underline{\underline{= m_0 + m_2 + m_3 + m_6}}$$

$$= m_0 + m_2 + m_3 + m_6$$

$$\underline{\underline{= m_0 m_2 m_3 m_6}}$$

$$= m_0 m_2 m_3 m_6$$

$$= \overline{Y_0 Y_2 Y_3 Y_6}$$



2.2.2 十进制译码器

- 十进制译码器又称为二—十进制译码器。
- 十进制译码器把BCD码“翻译”成高、低信号电平。
- 输入BCD码，输出一组高、低电平，但只有一个有效信号。

1. 十进制译码器74LS42真值表

[illegible]

2. 十进制译码器74LS42逻辑表达式

[illegible]

2. 十进制译码器74LS42逻辑表达式

$Y_0 = \overline{\overline{DCBA}}$	$Y_5 = \overline{\overline{DCBA}}$
$Y_1 = \overline{\overline{DCBA}}$	$Y_6 = \overline{\overline{DCBA}}$
$Y_2 = \overline{\overline{DCBA}}$	$Y_7 = \overline{\overline{DCBA}}$
$Y_3 = \overline{\overline{DCBA}}$	$Y_8 = \overline{\overline{DCBA}}$
$Y_4 = \overline{\overline{DCBA}}$	$Y_9 = \overline{\overline{DCBA}}$

3. 十进制译码器74LS42逻辑图

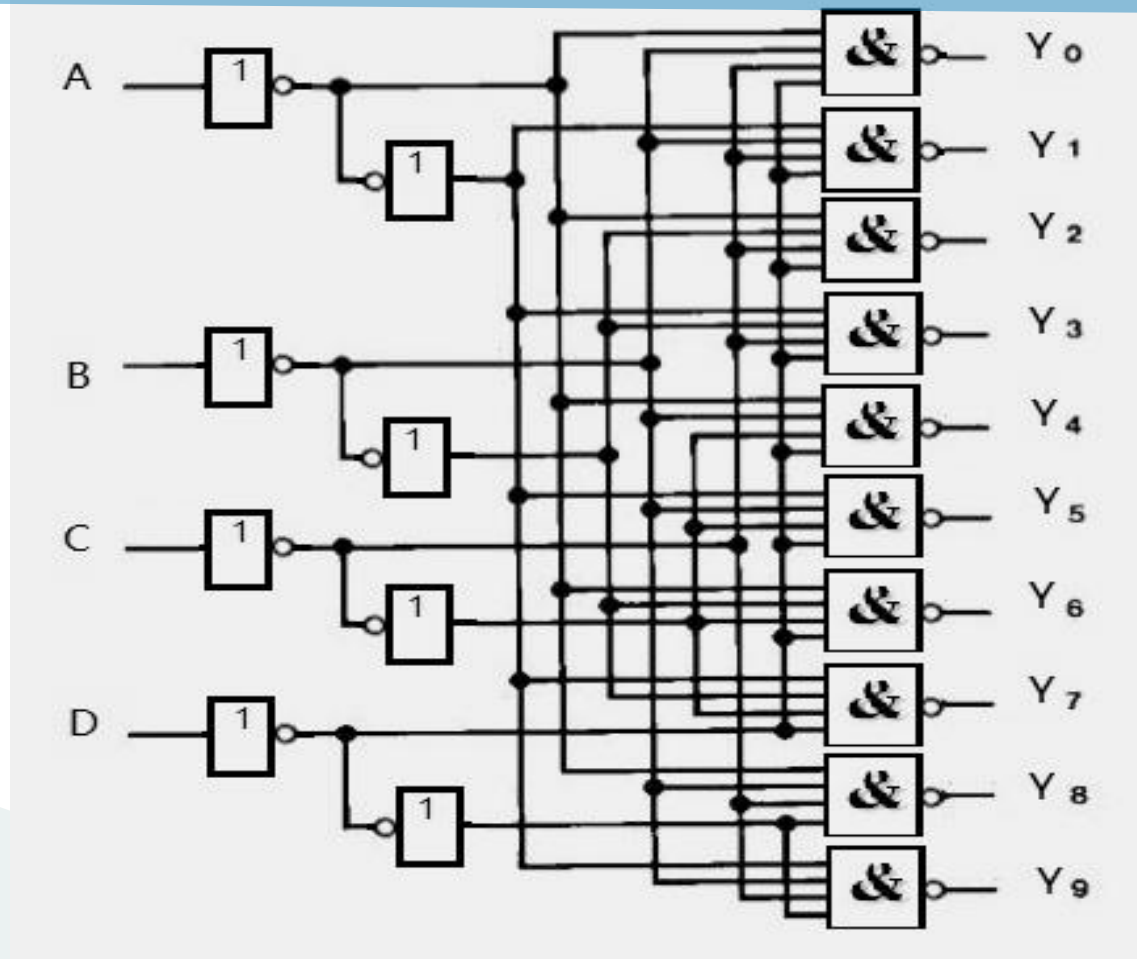


图1 74LS42逻辑图

4. 十进制译码器74LS42 引脚图

十进制译码器
集成电路74LS42引
脚图，如图2所示。

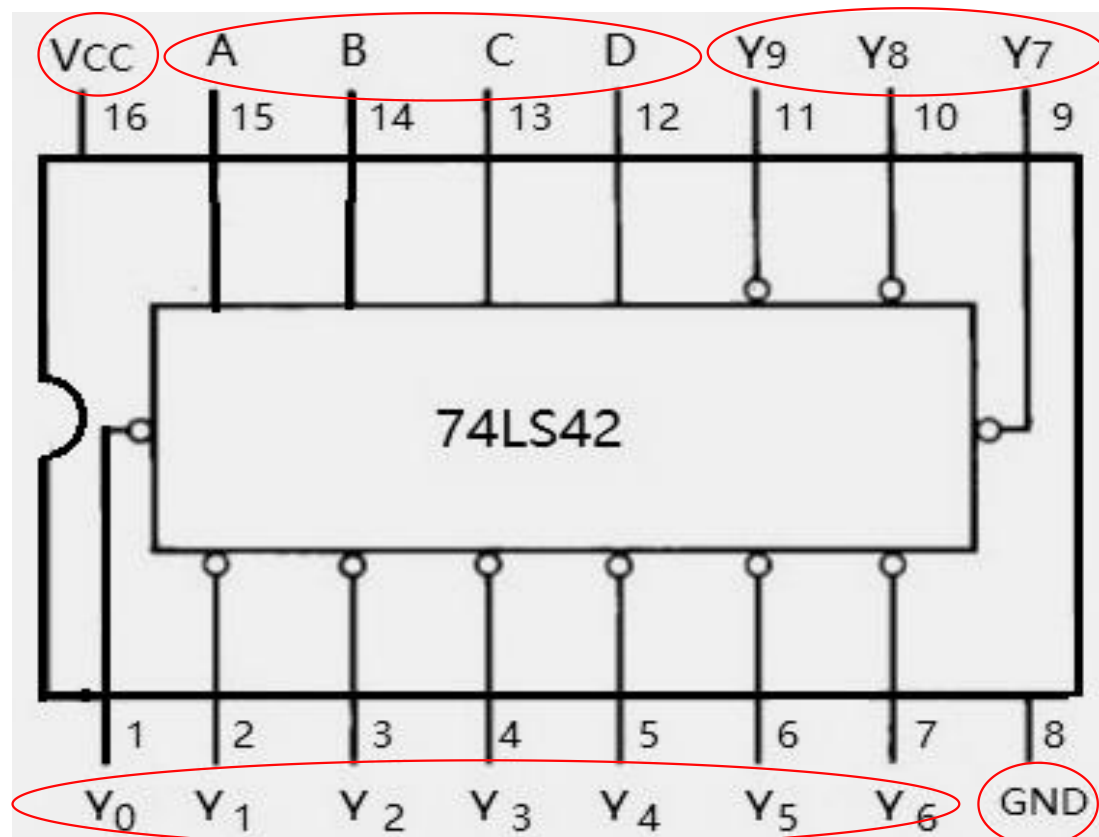


图2 74LS42引脚图

5.十进制译码器74LS42逻辑符号图

74LS42逻辑符号
图，如图3所示。

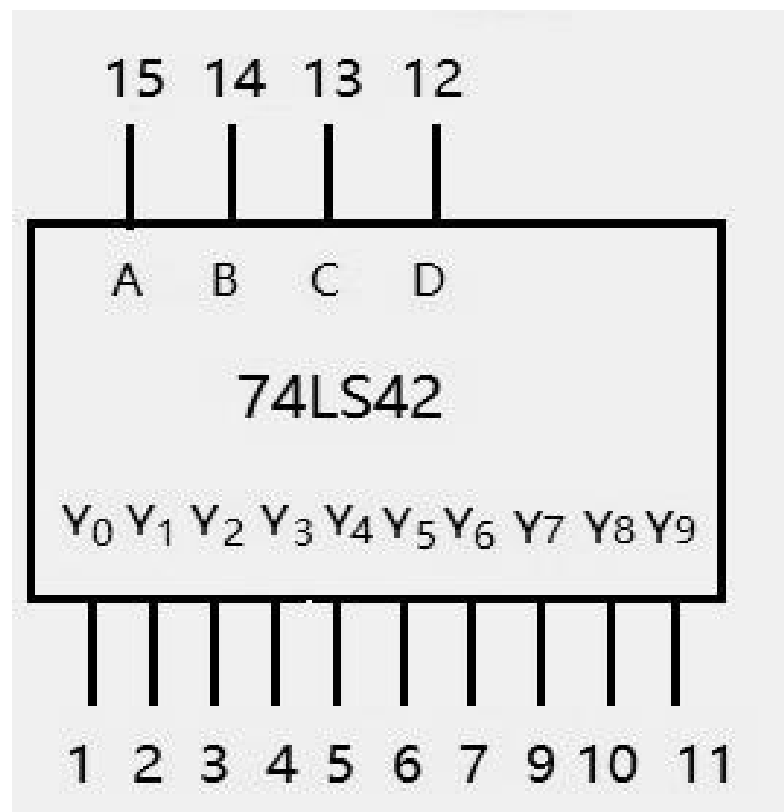


图3 74LS42逻辑符号图

2.2.3 数码显示器及译码器

数码显示器就是能够显示**数字、字母或符号**的电子元件。

LED数码显示器

LED数码显示器，简称为**LED数码管**，又称七段半导体数码显示器，它是我们经常使用的数码显示器。

1) LED数码管的结构

LED数码管是由8个发光二极管组成的，分别是a、b、c、d、e、f、g、DP，其中前7个发光二极管按照一定的方式排列构成8字形，这是它称为七段半导体数码显示器的原因，如图1所示。

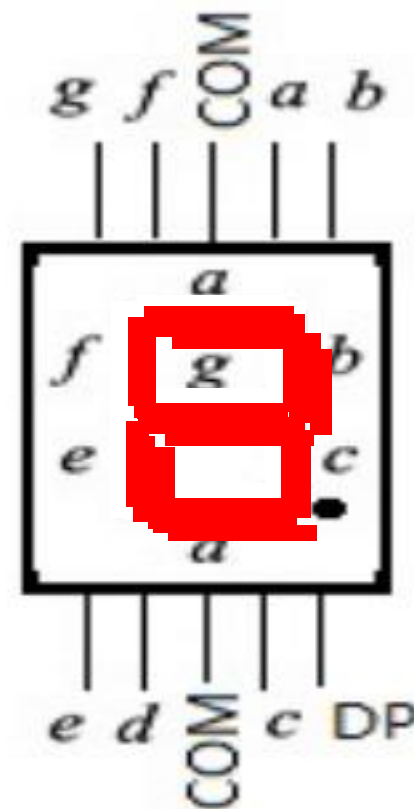


图1 LED数码管结构图

2) LED数码管的原理

LED数码管显示的数字是通过发光二极管实现的。

当外加正向电压时，半导体二极管内部的电子与空穴复合放出光子，将电能转换为光能，可以发出红、黄、绿等颜色的光。

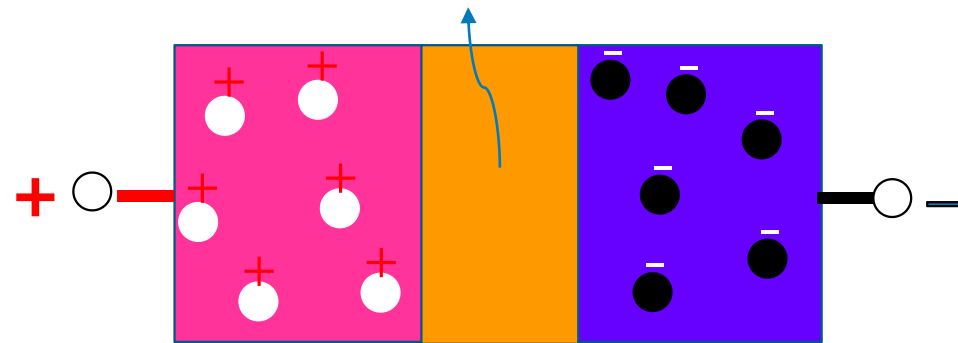


图2 发光二极管发光原理

3) LED数码管的分类

LED数码管按照电路连接方式分为共阳极LED数码管和共阴LED数码管，如图3所示。

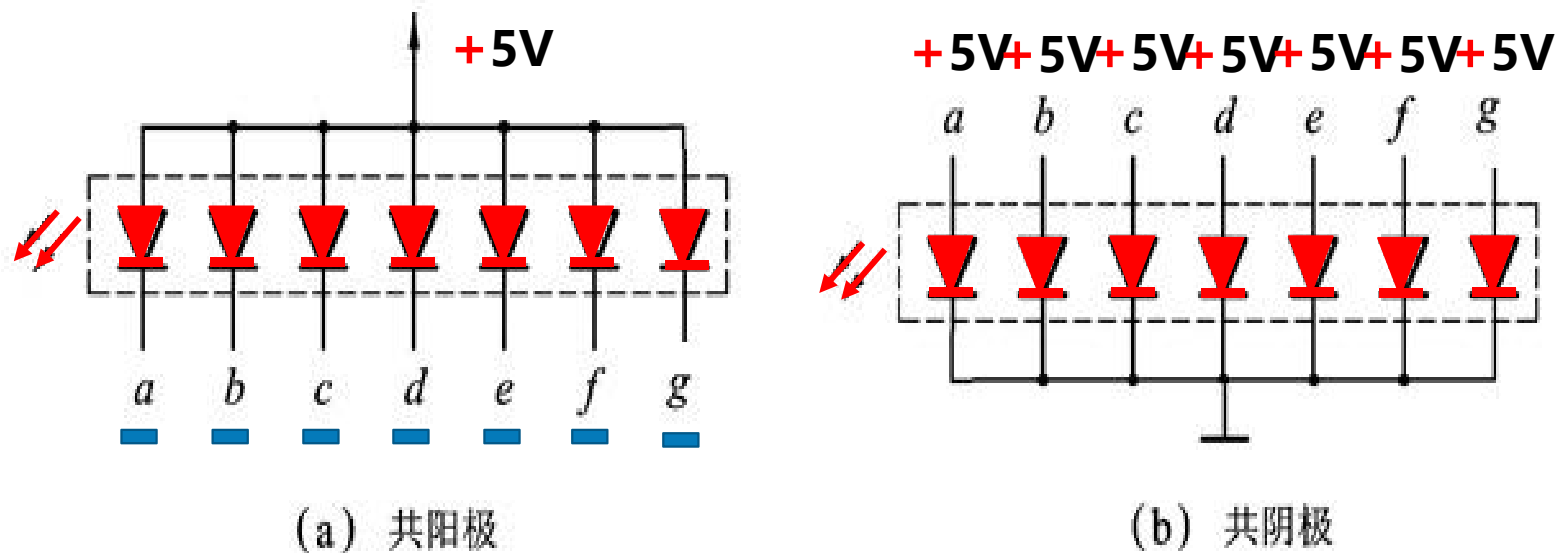


图3 LED数码管

4) LED数码管的驱动器

不同类型的LED数码管的驱动器是不同的。

通常情况下，若采用**共阳极接线方式**，一般采用**74LS47驱动**；若采用**共阴极接线方式**，一般采用**74LS48驱动**。

数码显示译码器

01

数码显示译码器的**概念**

02

BCD七段显示译码器

1.数码显示译码器的概念

数码显示译码器就是把已有编码“翻译”成高、低电平，然后通过数码显示器呈现数码或字符的逻辑电路。

2. BCD七段显示译码器

BCD七段显示译码器输入4位BCD码，
从高位到低位依次为 A_3 、 A_2 、 A_1 、 A_0 ；
输出七段半导体数码显示器的驱动信号，
所以称之为BCD七段显示译码器。

2. BCD七段显示译码器

1) 共阳极显示译码器

74LS46、74LS246、74LS47、74LS247

等是共阳极显示译码器。

2) 共阴极显示译码器

74LS48、74LS248、74LS49、74LS249、

CD4511、CD4547等是共阴极显示译码器。

3) 共阳极显示译码器74LS47

(1) 74LS47逻辑符号图，如图1 所示；引脚分布图，如图2 所示。

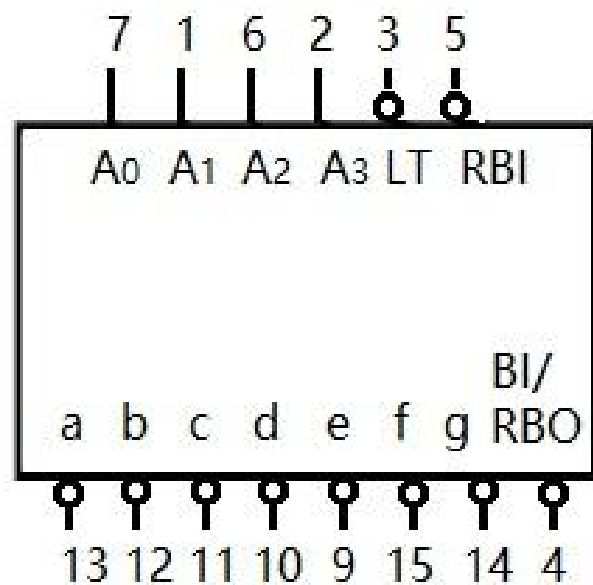


图1 74LS47逻辑符号图

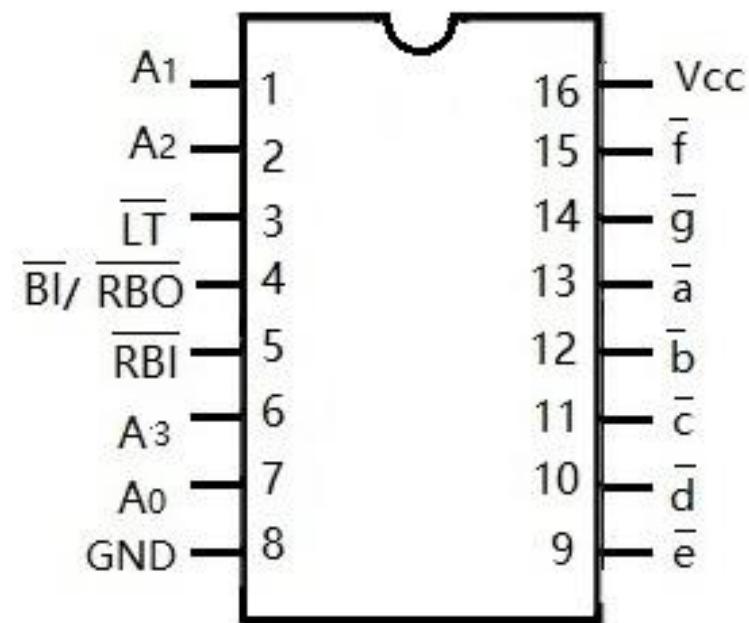


图2 74LS47引脚分布图

(2) 74LS47真值表

表1 74ls47真值表

十进制数 或功能	输入							输出						
	$\overline{\text{LT}}$	$\overline{\text{RBI}}$	A_3	A_2	A_1	A_0	$\overline{\text{BI/RBO}}$	a	b	c	d	e	f	g
0	1	1	0	0	0	0	1	0	0	0	0	0	0	1
1	1	x	0	0	0	1	1	1	0	0	1	1	1	1
2	1	x	0	0	1	0	1	0	0	1	0	0	1	0
3	1	x	0	0	1	1	1	0	0	0	0	1	1	0
4	1	x	0	1	0	0	1	1	0	0	1	1	0	0
5	1	x	0	1	0	1	1	0	1	0	0	1	0	0
6	1	x	0	1	1	0	1	1	1	0	0	0	0	0
7	1	x	0	1	1	1	1	0	0	0	1	1	1	1
8	1	x	1	0	0	0	1	0	0	0	0	0	0	0
9	1	x	1	0	0	1	1	0	0	1	1	0	0	0
$\overline{\text{BI}}$	x	x	x	x	x	x	0	0	0	0	0	0	0	0
$\overline{\text{RBI}}$	1	0	0	0	0	0	0	0	0	0	0	0	0	0
$\overline{\text{LT}}$	0	x	x	x	x	x	1	1	1	1	1	1	1	1

(3)74LS47逻辑电路图，如图3所示。

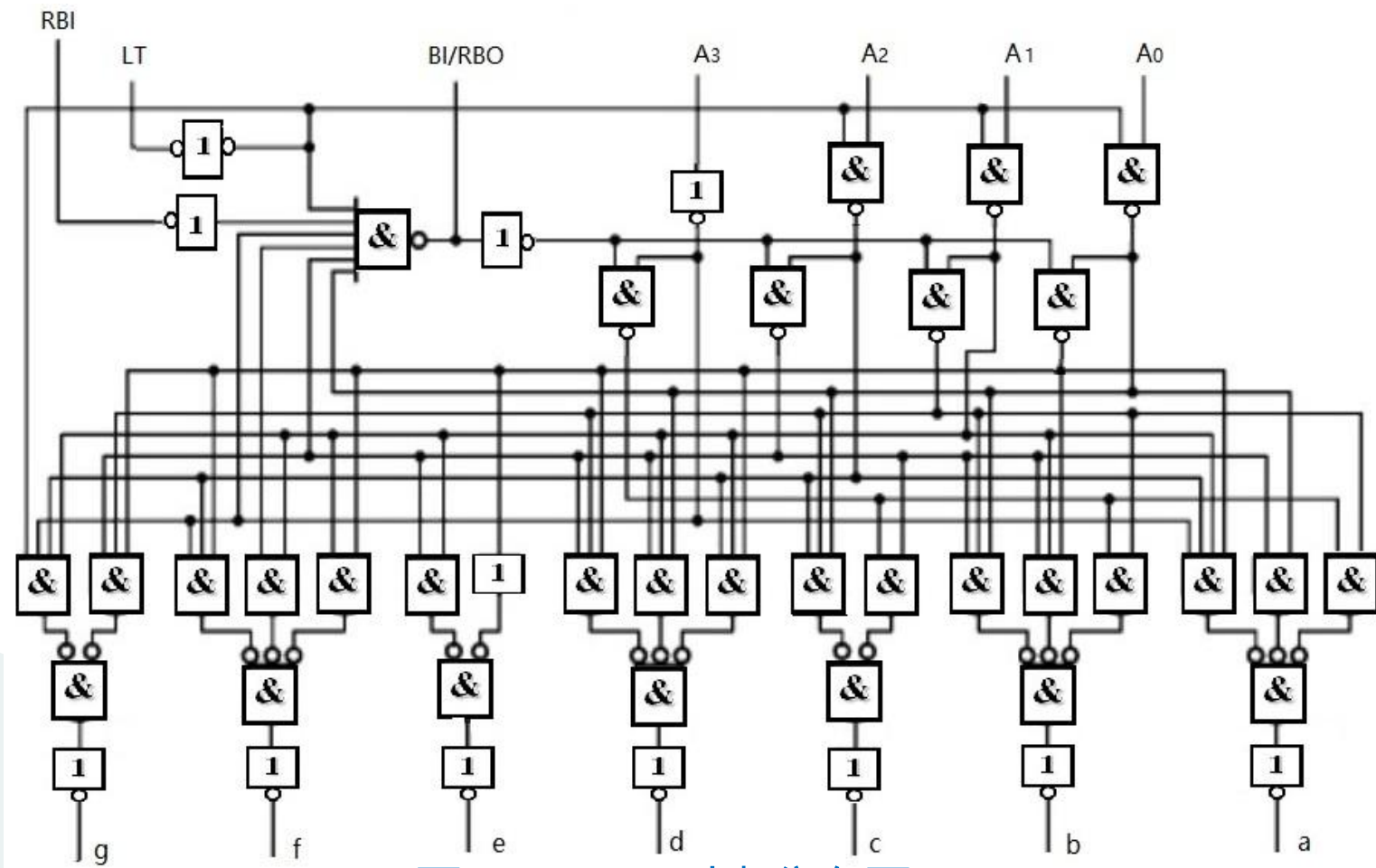


图3 74LS47引脚分布图

4) 共阴极显示译码器74LS48

(1)74LS48逻辑符号图，如图4所示；引脚分布图，如图5所示。

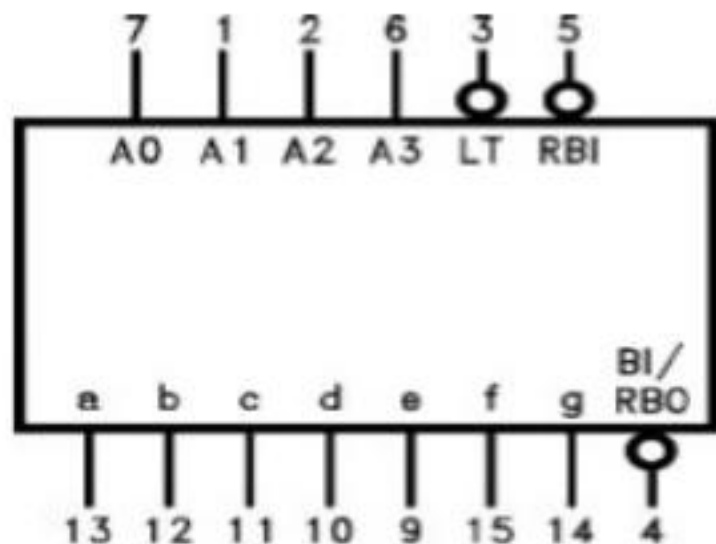


图4 74LS48逻辑符号图

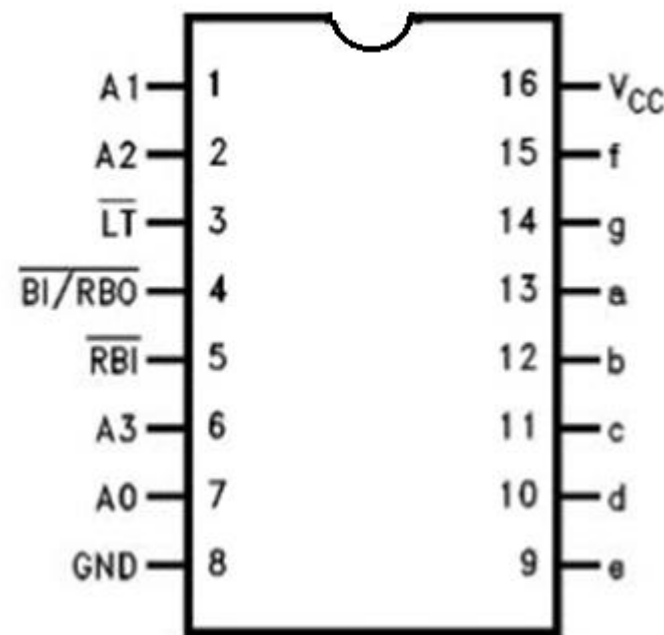


图5 74LS48引脚分布图

(2)74LS48真值表

表2 74ls48真值表

十进制数 或功能	输入							输出						
	$\overline{\text{LT}}$	$\overline{\text{RBI}}$	A_3	A_2	A_1	A_0	$\overline{\text{BI/RBO}}$	a	b	c	d	e	f	g
0	1	1	0	0	0	0	1	1	1	1	1	1	1	0
1	1	x	0	0	0	1	1	0	1	1	0	0	0	0
2	1	x	0	0	1	0	1	1	1	0	1	1	0	1
3	1	x	0	0	1	1	1	1	1	1	1	0	0	1
4	1	x	0	1	0	0	1	0	1	1	0	0	1	1
5	1	x	0	1	0	1	1	1	0	1	1	0	1	1
6	1	x	0	1	1	0	1	0	0	1	1	1	1	1
7	1	x	0	1	1	1	1	1	1	1	0	0	0	0
8	1	x	1	0	0	0	1	1	1	1	1	1	1	1
9	1	x	1	0	0	1	1	1	1	0	0	1	1	1
$\overline{\text{BI}}$	x	x	x	x	x	x	0	0	0	0	0	0	0	0
$\overline{\text{RBI}}$	1	0	0	0	0	0	0	0	0	0	0	0	0	0
$\overline{\text{LT}}$	0	x	x	x	x	x	1	1	1	1	1	1	1	1

(3) 74LS48逻辑图，如图6所示

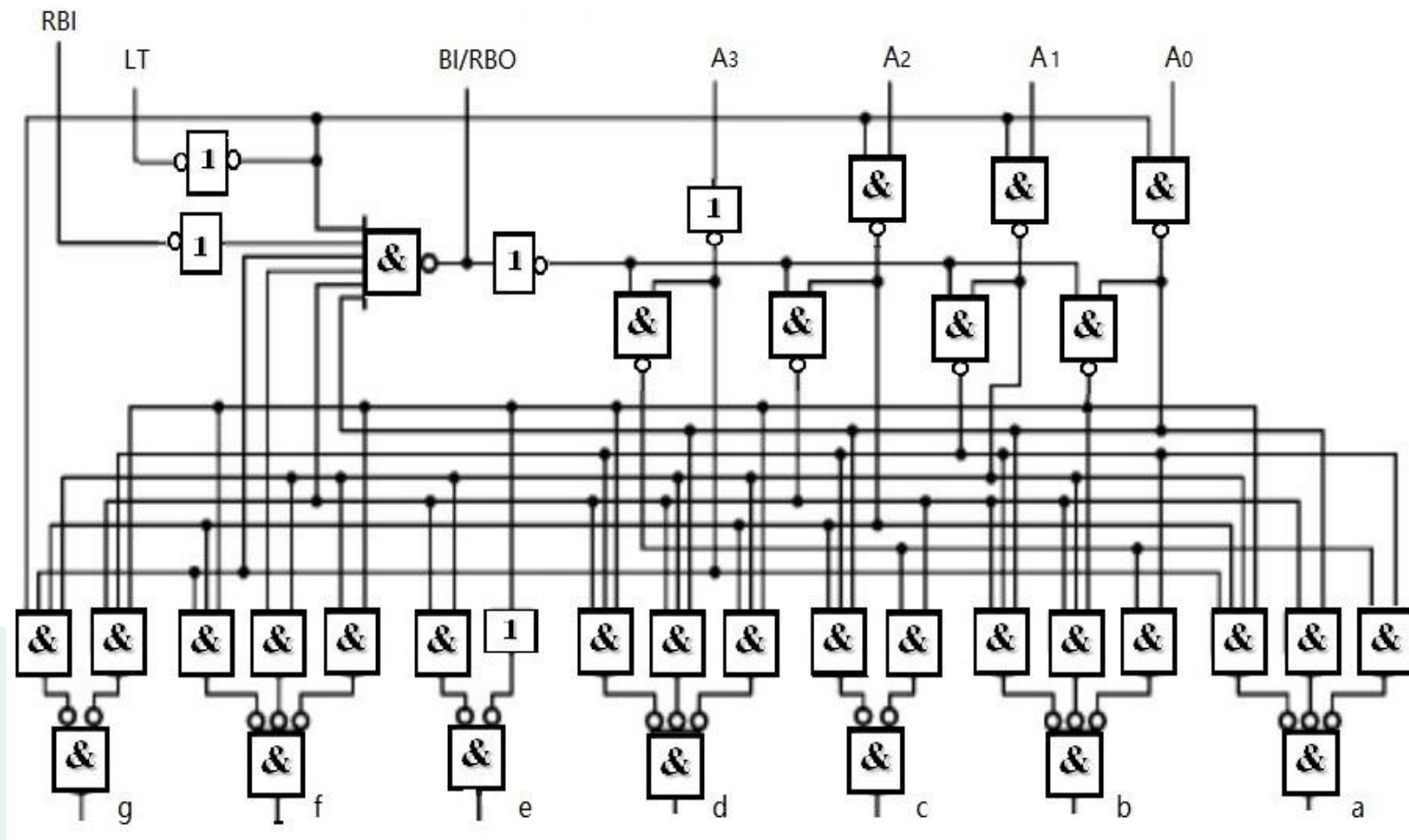


图6 74LS48逻辑图

(4) 74LS47与74LS48区别

- 通过表1和2可以看出74LS47与74LS48对应的输出变量是互为反变量。
- 由逻辑图3和6可知，74LS47逻辑图中输出全是a、b、c、d、e、f、g的反变量，需要反相器，输出信号是低电平有效。而74LS48逻辑图则不需要反相器，输出信号是高电平有效。

Thanks for watching
谢谢观看

